

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 04-352387

(43)Date of publication of application : 07.12.1992

(51)Int.Cl.

H05K 3/46

(21)Application number : 03-155915

(71)Applicant : KYOCERA CORP

(22)Date of filing : 29.05.1991

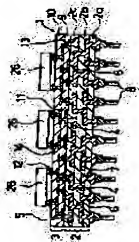
(72)Inventor : TANAHASHI SHIGEO  
MATSUDA SHIN

## (54) MULTILAYER CIRCUIT BOARD AND MANUFACTURE THEREOF

### (57)Abstract:

**PURPOSE:** To provide a multilayer circuit board capable of transmitting a signal at higher speed.

**CONSTITUTION:** A multilayer circuit board 1 is mainly constituted from a first circuit board 2 made of ceramic and a second circuit board 3 made of resin laminated on the first circuit board 2. Because the second circuit board 3 is constituted by the use of an electrical insulating resin of dielectric constant lower than that of e.g. polyimide such as benzocyclobutene resin and fluoro-resin, a signal can be transmitted at higher speed.



### LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

BEST AVAILABLE COPY

特開平4-352387

(43)公開日 平成4年(1992)12月7日

(51)Int.Cl. <sup>5</sup>	識別記号	庁内整理番号	F I	技術表示箇所
H 0 5 K 3/46	L	6921-4E		
	N	6921-4E		
	T	6921-4E		

審査請求 未請求 請求項の数2(全5頁)

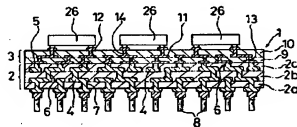
(21)出願番号	特願平3-155915	(71)出願人	000006633 京セラ株式会社 京都府京都市山科区東野北井ノ上町5番地の22
(22)出願日	平成3年(1991)5月29日	(72)発明者	棚橋 成夫 鹿児島県国分市山下町1-1 京セラ株式会社鹿児島国分工場内
		(72)発明者	松田 伸 鹿児島県国分市山下町1-1 京セラ株式会社鹿児島国分工場内
		(74)代理人	弁理士 宮川 良夫 (外1名)

(54)【発明の名称】 多層回路基板及びその製造方法

(57)【要約】

【目的】 信号をより高速に伝達できる多層回路基板を提供する。

【構成】 多層回路基板1は、セラミック製の第1回路基板2と、第1回路基板2上に積層された樹脂製の第2回路基板3とから主に構成されている。第2回路基板3は、たとえばベンゾシクロブテン樹脂やフッ素樹脂等のポリイミド樹脂よりも低誘電率の電気絶縁性樹脂を用いて構成されているため、信号をより高速に伝達できる。



## 【特許請求の範囲】

【請求項1】電気絶縁性の無機質材料からなる第1回路基板と、電気絶縁性樹脂からなりかつ前記第1回路基板に積層された第2回路基板とを備えた多層回路基板において、前記第2回路基板が、ポリイミド樹脂よりも低誘電率の電気絶縁性樹脂からなることを特徴とする多層回路基板。

【請求項2】第1表面配線を有する、電気絶縁性の無機質材料からなる第1回路基板を用意する工程と、導電性材料からなる柱部を前記第1表面配線の所定部位に設ける工程と、前記柱部の上端面が覆われるように、前記第1回路基板上に電気絶縁性の第1樹脂層を配置する工程と、前記第1樹脂層上に表面が平坦になるよう第2樹脂層を配置する工程と、前記柱部の上端面と前記第1樹脂層の表面とが同一平面になるよう前記第2樹脂層と前記第1樹脂層の一部とをドライエッチングにより除去する工程と、前記ドライエッチングによる除去工程の後に、前記柱部に接続された第2表面配線を前記第1樹脂層の表面に配置する工程と、を含む多層回路基板の製造方法。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】本発明は、回路基板及びその製造方法、特に、多層回路基板及びその製造方法に関する。

## 【0002】

【従来の技術】混成集積回路等に用いられる回路基板として、所定の表面配線が配置されたセラミック製の回路基板と、このセラミック製の回路基板上に積層されかつ所定の表面配線を有するポリイミド樹脂製の樹脂基板とを備えた多層回路基板が知られている。この多層回路基板では、セラミック製の回路基板の表面配線と、樹脂基板の表面配線とが、樹脂基板に設けられたスルーホールを介して接続されている。

【0003】ところで、前記多層回路基板は、セラミック等の焼成可能な無機質材料のみからなる多層回路基板の場合と異なり一体焼成により製造することができないので、次の工程を含む方法により製造されている。

○表面配線を有するセラミック製の回路基板を用意する工程。

○前記表面配線の所定部位に導電性材料からなる柱部を設ける工程。なお、柱部の直径は、表面配線の密度との関係で、通常約25μmである。

○柱部の上端面が覆われるように、セラミック製の回路基板上に感光性ポリイミド樹脂ペーストを塗布する工程。

○塗布した感光性ポリイミド樹脂ペーストを半硬化する工程。

○柱部の上端面に対応する、半硬化された感光性ポリイミド樹脂上にフォトマスクを配置し、感光性ポリイミド樹脂を露光する工程。

○フォトマスクにより露光されなかった半硬化状態の感光性ポリイミド樹脂を現像液により除去する工程。

○感光性ポリイミド樹脂を加熱することにより硬化・収縮させ、表面が柱部の上端面と同一平面の樹脂基板とする工程。

○柱部の上端面に接続された表面配線を樹脂基板上に配線する工程。

【0004】この方法では、柱部が絶縁基板を貫くスルーホールとなり、この柱部によりセラミック製の回路基板側の表面配線と樹脂基板側の表面配線とが接続される。

## 【0005】

【発明が解決しようとする課題】(a) 前記多層回路基板を製造するための前記従来の製造方法では、柱部の直径が通常約25μmと小さいために、フォトマスクを柱部に対応するよう正確に配置するのが困難である。このため、樹脂基板表面に露出する柱部の回りに凹凸の生じる場合がある。このような凹凸は、樹脂基板上に配置された表面配線と柱部との接続不良の原因となる。

【0006】また、感光性ポリイミド樹脂を露光する工程において、樹脂基板表面と柱部の上端面とを同一平面とするために、特殊な形状のフォトマスクを使用する必要がある。また、感光性ポリイミド樹脂ペーストに異物が付着すると、その部分が露光されず、ピンホールとなることがある。この場合、セラミック製の回路基板側の表面配線と樹脂基板側の表面配線とが短絡してしまうおそれがある。このため、前記従来の製造方法では、信頼性の高い多層回路基板を効率良く製造するのが困難である。

【0007】(b) 前記従来の多層回路基板は、上述の製造方法により製造されるため、樹脂基板は感光性樹脂のみにより実現できる。したがって、前記従来の多層回路基板では、信号の伝達速度をより高めることができる、ポリイミド樹脂よりも低誘電率のベンゾシクロブテン樹脂やフッ素樹脂は、その感光性樹脂が存在しないため樹脂基板材料に利用できない。

【0008】本発明の目的は、信号がより高速に伝達できる多層回路基板を提供することにある。また、本発明の他の目的は、信頼性の高い多層回路基板が効率良く製造できる、多層回路基板の製造方法を提供することにある。

## 【0009】

【課題を解決するための手段】本発明の多層回路基板は、電気絶縁性の無機質材料からなる第1回路基板と、電気絶縁性樹脂からなりかつ第1回路基板に積層された第2回路基板とを備えたものである。ここで、第2回路基板は、ポリイミド樹脂よりも低誘電率の電気絶縁性樹脂からなる。

【0010】本発明の多層回路基板の製造方法は、次の工程を含んでいる。

3

○第1表面配線を有する、電気絶縁性の無機質材料からなる第1回路基板を用意する工程。

○導電性材料からなる柱部を第1表面配線の所定部位に設ける工程。

○柱部の上端面が覆われるように、第1回路基板上に電気絶縁性の第1樹脂層を配置する工程。

○第1樹脂層上に表面が平坦になるよう第2樹脂層を配置する工程。

○柱部の上端面と第1樹脂層の表面とが同一平面になるよう第2樹脂層と第1樹脂層の一部とをドライエッチングにより除去する工程。

○ドライエッチングによる除去工程の後に、柱部に接続された第2表面配線を第1樹脂層の表面に配置する工程。

【0011】

【作用】本発明の多層回路基板では、第2回路基板を構成する電気絶縁性樹脂がポリイミド樹脂よりも低誘電率であるため、第2回路基板を通過する信号の速度は、第2回路基板がポリイミド樹脂からなる場合に比べて速い。このため、本発明の多層回路基板によれば、信号がより高速に伝達できる。

【0012】本発明の多層回路基板の製造方法では、第1回路基板上に第1樹脂層と第2樹脂層とを順に配置した後に、第2樹脂層と第1樹脂層の一部とをドライエッチングすることにより第1樹脂層の表面と柱部の上端面とを同一平面にしている。したがって、本発明によれば、リソグラフィ技術を用いた従来例に比べて効率的で、多層回路基板が製造できる。また、この製造方法によれば、柱部の上端面と第1樹脂層との境目に凹凸が生じにくいので、第1樹脂層に配置された第2表面配線は柱部との接続不良を起こしにくい。よって、本発明によれば、信頼性の高い多層回路基板が製造できる。さらに、本発明の方法では、感光性樹脂以外の電気絶縁性樹脂を用いることもできる。

【0013】

【実施例】図1に本発明の一実施例に係る多層回路基板1を示す。図において、多層回路基板1は、セラミック製の第1回路基板2と、その上に積層された樹脂製の第2回路基板3とから主に構成されている。

【0014】第1回路基板2は、3枚のセラミックグリーンシートを積層して一体焼成することにより得られた一体化したシート2a、2b、2cから構成されている。各セラミックグリーンシートを構成するセラミック材料は、たとえばアルミナやガラス系のセラミック材料である。

【0015】第1回路基板2は、内部配線4を内部に有しており、また図の上面に表面配線5を有している。内部配線4は、シート2a、2bの図上面にそれぞれ所定のパターンに配置されている。また、表面配線5は、シート2cの上面に所定のパターンに配置されている。こ

4

れらの内部配線4及び表面配線5は、シート2b、2cに設けられたスルーホール6を通じて互いに接続されている。また、シート2aに設けられた内部配線4は、シート2aに設けられたスルーホール7を通過して第1回路基板2の図下面に延びており、その先端に実装用のピン8が取り付けられている。なお、内部配線4、表面配線5及びスルーホール6、7は、たとえば銅系の導電材料を用いて構成されている。

【0016】樹脂製の第2回路基板3は、第1回路基板2上に配置された第1樹脂層9と、第1樹脂層9に積層された第2樹脂層10とから主に構成されている。第2回路基板3は、内部配線11と表面配線12とを有している。内部配線11は、第1樹脂層9の図上面に所定のパターンに配置されており、第1樹脂層9に設けられたスルーホール13を通じて第1回路基板2の表面配線5に接続されている。また、表面配線12は、第2樹脂層10上に所定のパターンに配置されており、第2樹脂層10に設けられたスルーホール14を通じて内部配線11に接続されている。

【0017】第2回路基板3は、ポリイミド樹脂（誘電率 $\epsilon = 3.3$ ）よりも誘電率が小さな材料、たとえばベンゾシクロブテン樹脂（ $\epsilon = 2.6$ ）やフッ素樹脂（ $\epsilon = 2.0$ ）等を用いて形成されている。もちろん、第2回路基板3はポリイミド樹脂により構成されていてもよい。なお、ポリイミド樹脂は、感光性のポリイミド樹脂または非感光性のポリイミド樹脂のいずれが用いられてもよい。

【0018】次に、図2から図9を参照して、前記多層回路基板1の製造方法について説明する。まず、第1回路基板2を製造する。第1回路基板2は、セラミックグリーンシートを積層して一体焼成すると得られる。ここで、内部配線4及び表面配線5は、導電ペーストを予め各セラミックグリーンシートの表面に印刷し、これをセラミックグリーンシートと同時に焼成すると形成できる。なお、表面配線5は、セラミックグリーンシートを焼成して得られた焼成体の上面に導電ペーストを塗布して焼成することにより内部配線4とは別に形成してもよいし、スパッタリング法により配置してもよい。また、スルーホール6、7は、セラミックグリーンシートに設けられた貫通孔に導電ペーストを充填し、この導電ペーストをグリーンシートと同時に焼成すると形成できる。

【0019】次に、図2に示すように、第1回路基板2の上面に、フォトレジストの樹脂層20を配置する。この樹脂層20は、次のようにして配置できる。まず、第1回路基板2の全体に均一にフォトレジストを塗布する。そして、表面配線5の所定部位（スルーホール13を形成すべき部位）に対応するフォトレジスト上に円板状のフォトマスクを配置した後に、フォトレジストを感光させる。次に、フォトマスクを取り除いてフォトレジストを現像処理すると、保護されていたフォトレジスト

5

が現像液により除去される。その後、フォトレジストを加熱して硬化すると、樹脂層20が形成できる。この樹脂層20は、フォトマスクが配置されていた部位に円筒状の穴21を有している。なお、この穴21の直径は、フォトマスクの直径の調節により、25 $\mu$ m程度に設定される。

【0020】次に、樹脂層20が配置された第1回路基板2をメッキ槽に浸漬し、図3に示すように、穴21内にメッキ22を配置する。このメッキ22は、表面配線5と接続される。

【0021】次に、第1回路基板2から樹脂層20を剥離する。すると、図4に示すように、表面配線5上にメッキによる柱部23が立立した第1回路基板2が得られる。

【0022】次に、柱部23が形成された第1回路基板2上に、図4に二点鎖線で示すように、樹脂ペースト24を塗布する。ここで塗布する樹脂ペースト24は、たとえばポリイミド樹脂、ベンゾシクロブテン樹脂またはフッ素樹脂のペーストである。樹脂ペースト24は、柱部23の上面が完全に覆われるよう塗布する。なお、樹脂ペースト24の塗布厚みは、硬化時の収縮を考慮して、柱部23の厚みに対し約3倍以上の厚いものとしておくのが好ましい。

【0023】次に、樹脂ペースト24を加熱して硬化させる。これにより、第1回路基板2上に第1樹脂層9が積層される。この際、図5に示すように、樹脂ペースト24の収縮により、柱部23上には段部24aが形成される。

【0024】次に、図6に示すように、得られた第1樹脂層9上にダミー樹脂層25を配置する。ここでは、第1樹脂層9の段部24aによる盛り上がりが生じないよう、ダミー樹脂層25の表面は平坦化しておく。このダミー樹脂層25は、たとえばノボラック樹脂等の一般的な熱硬化性樹脂のペーストを均一に塗布して硬化すると配置できる。

【0025】次に、図7に示すように、柱部23の上面が露出するまでダミー樹脂層25と第1樹脂層9の一部とをドライエッチングする。ここでは、ダミー樹脂層25の表面が平坦に形成されているため、エッチングが均一に行われ、エッチング後の第1樹脂層9の表面は平坦になる。なお、ドライエッチングは、たとえば酸素やフッ素等のプラズマエッチングによるのが好ましい。

【0026】エッチング処理の後、図8に示すように、第1樹脂層9上に柱部23と接続されるよう所定のパターンの内部配線11を配置する。この内部配線11は、たとえばスパッタリング法により配置される。ここでは、第1樹脂層9の表面が平坦にエッチングされているため、内部配線11と柱部23との接続部に接続不良が生じにくい。

6

【0027】次に、上述の工程を繰り返して第1樹脂層9上に第2樹脂層10を形成し、さらに第2樹脂層10上に表面配線12を配置する。そして、第1回路基板の図1下面にピン8をろう付け等の手段により固定すると、多層回路基板1が得られる。

【0028】得られた多層回路基板1には、第2回路基板3の表面配線12上の所定部位にたとえば1C等の電子部品26が配置できる。なお、第2回路基板3が低誘電率のベンゾシクロブテン樹脂やフッ素樹脂により構成されている場合、第2回路基板3がポリイミド樹脂により構成されている場合に比べて信号の伝達速度がより速まるため、多層回路基板1は高速駆動の半導体素子を搭載するのに適している。電子部品26が搭載された多層回路基板1は、ピン8により所定の回路基板に実装される。

【0029】

【発明の効果】本発明の多層回路基板は、第2回路基板が上述のような低誘電率の電気絶縁性樹脂から構成されているため、より高速に信号が伝達できる。本発明の多層回路基板の製造方法では、従来例のようなリソグラフィ技術を採用していないため、信頼性の高い多層回路基板が効率よく製造できる。また、感光性樹脂以外の電気絶縁性樹脂層を備えた多層回路基板も製造できる。

【図面の簡単な説明】

【図1】本発明の一実施例に係る多層回路基板の縦断面図。

【図2】本発明の一実施例に係る、前記多層回路基板の製造方法の一工程を示す縦断面部分図。

【図3】前記製造方法の他の一工程を示す図2に相当する図。

【図4】前記製造方法のさらに他の一工程を示す図2に相当する図。

【図5】前記製造方法のさらに他の一工程を示す図2に相当する図。

【図6】前記製造方法のさらに他の一工程を示す図2に相当する図。

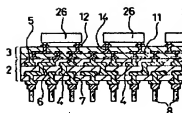
【図7】前記製造方法のさらに他の一工程を示す図2に相当する図。

【図8】前記製造方法のさらに他の一工程を示す図2に相当する図。

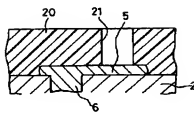
【符号の説明】

- 1 多層回路基板
- 2 第1回路基板
- 3 第2回路基板
- 5 表面配線
- 9 第1樹脂層
- 11 内部配線
- 23 柱部
- 25 ダミー樹脂層

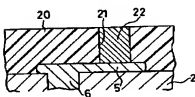
【図1】



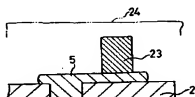
【図2】



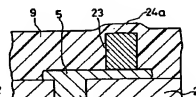
【図3】



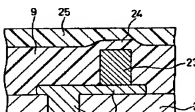
【図4】



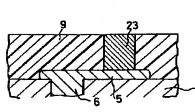
【図5】



【図6】



【図7】



【図8】

